

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **58222680 A**

(43) Date of publication of application: **24.12.83**

(51) Int. Cl.

**H04N 5/91**  
**H04N 5/93**

(21) Application number: **57105484**

(22) Date of filing: **21.06.82**

(71) Applicant: **HITACHI LTD**

(72) Inventor:  
**OKADA YOSHINORI**  
**NAKAGAWA HIMIO**  
**ISHIKAWA SHIGERU**  
**KAWAMURA HITOSHI**

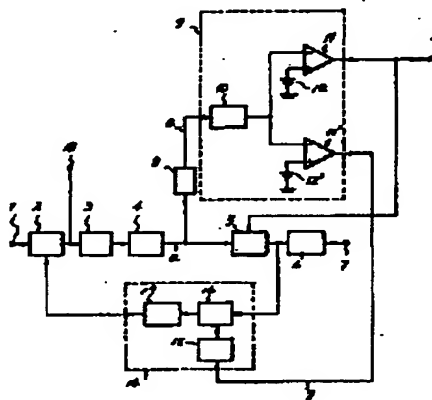
(54) VIDEO SIGNAL PROCESSING CIRCUIT

COPYRIGHT: (C)1983,JPO&Japio

(57) Abstract:

**PURPOSE:** To prevent the malfunction of an automatic gain control circuit, by setting a separating reference level near the tip of a synchronizing signal for separating the synchronizing signal and operating the automatic gain control circuit with the synchronizing signal.

**CONSTITUTION:** A luminance signal from a buffer amplifier circuit 4 is applied to the synchronizing separation circuit 9 via a low pass filter 8. The luminance signal is clamped at a clamp circuit 10 of the synchronizing separation circuit 9 and applied to comparison circuits 11, 11'. The synchronizing signal from the comparison circuit 11 is applied to a clamp circuit 5 and also to a chrominance signal processing circuit and various servo systems. A reference voltage 12' of the comparison circuit 11' is determined to a low level near the tip of the synchronizing signal and the synchronizing signal from it is applied to a gain control signal detecting circuit 14.



⑬ 日本国特許庁 (JP)  
⑭ 公開特許公報 (A)

⑮ 特許出願公開  
昭58—222680

⑯ Int. Cl.<sup>3</sup>  
H 04 N 5/91  
5/93

識別記号

庁内整理番号  
7135—5C  
7135—5C

⑰ 公開 昭和58年(1983)12月24日

発明の数 1  
審査請求 未請求

(全 7 頁)

⑱ 映像信号処理回路

⑲ 特 願 昭57—105484  
⑳ 出 願 昭57(1982)6月21日  
㉑ 発 明 者 岡田義憲  
横浜市戸塚区吉田町292番地株  
式会社日立製作所家電研究所内  
㉒ 発 明 者 中川一三夫  
横浜市戸塚区吉田町292番地株  
式会社日立製作所家電研究所内

㉓ 発 明 者 石川滋  
勝田市大字稲田1410番地株式会  
社日立製作所東海工場内  
㉔ 発 明 者 川村等  
勝田市大字稲田1410番地株式会  
社日立製作所東海工場内  
㉕ 出 願 人 株式会社日立製作所  
東京都千代田区丸の内1丁目5  
番1号  
㉖ 代 理 人 弁理士 武頭次郎 外1名

明 細 書

1. 発明の名称

映像信号処理回路

2. 特許請求の範囲

自動利得制御回路により利得制御された映像信号が供給される同期分離回路を備え、該同期分離回路により分離された同期信号にもとづいて所望回路を動作させるようにした映像信号処理回路において、該同期分離回路は第1の分離基準レベルで同期信号を分離する第1の比較回路と第2の分離基準レベルで同期信号を分離する第2の比較回路とを有し、前記第1の分離基準レベルに対して前記第2の分離基準レベルを前記映像信号の同期信号の先端レベルに近く設定することにより、前記第2の比較回路により分離された前記同期信号から前記自動利得制御回路のための自動利得制御信号を発生するカーパルス信号を得ることができ、かつ、第1の比較回路により位相変動が抑圧された同期信号を得ることができるように構成したことを特徴とする映像信号処理回路。

3. 発明の詳細な説明

本発明は、ビデオテープレコーダなどに適した映像信号処理回路に関する。

近年、ビデオテープレコーダ(以下、VTRという)の普及は目覚しく、多くの一般家庭においても用いられるようになってきた。このように、VTRが広く普及してきたのは、種々の要因があるが、その一つとして、再生画像の画質が著しく向上したことも考えられる。このような画質の向上は、VTRが機械的、電気的に高精度で構成することができ、その結果、高精度の動作を達成することができたことによるものである。

かかる高精度の動作は、記録再生されるべき映像信号の同期信号を基準にして行なわれる。すなわち、家庭用VTRについてみると、映像信号を所定の周波数偏移で周波数変調するためには、映像信号の振幅が一定になるように利得制御し、映像信号の同期信号先端部が所定の直流レベルに固定して映像信号を規定の振幅レベルにする必要があるが、このための自動利得制御回路やクランプ

回路は映像信号の同期信号にもとづいて動作される。また、搬送色信号は周波数変換回路により低い周波数帯域に周波数変換されて記録されるものであるが、このための周波数変換用信号を発生させるために同期信号が用いられる。さらに、テープの走行、ヘッドの回転などの制御するためのサーボ系も、同期信号を時間基準として動作させている。

以上のように、映像信号の同期信号はVTRの動作の基準信号として用いられているが、かかる同期信号は、映像信号処理回路に同期分離回路を設け、該同期分離回路により映像信号から分離されて得られるようにしている。

第1図は従来の映像信号処理回路の一例を示すブロック図であつて、1は入力端子、2は可変利得増幅回路、3は低域フィルタ、4はバッファ増幅回路、5はクランプ回路、6は周波数変調回路、7は出力端子、8は低域フィルタ、9は同期分離回路、10はクランプ回路、11は比較回路、12は基準電圧源、13は出力端子、14は利得制御

信号検波回路、15は加算パルス発生回路、16は被検波信号発生回路、17は平滑回路、18は出力端子である。

第2図(A)ないし(F)は第1図の各部の信号を示す波形図であつて、第1図に対応する信号は同一符号をつけている。

次に、この従来技術の動作について説明する。

第1図、第2図において、入力端子1からのカラー映像信号は可変利得増幅回路2に供給され、振幅が一定となるように制御される。可変利得制御回路2からのカラー映像信号は出力端子18から色信号処理回路(図示せず)に供給され、同時に低域フィルタ3に供給されて輝度信号が分離され、バッファ増幅回路4に供給されて輝度信号aが得られる。

輝度信号aはクランプ回路5に供給され、同期分離回路9で得られた同期信号cをキーパルスとして、同期信号の先端部が所定の直流レベル $V_d$ に固定された輝度信号dとなる。輝度信号dは周波数変調回路6に供給され、出力端子7に所定の

周波数偏移の周波数変調輝度信号が得られる。

バッファ増幅回路4からの輝度信号aは、さらに、低域フィルタ8に供給されて不所望な高域成分を除いた輝度信号bを得、同期分離回路9に供給される。同期分離回路9において、輝度信号bはフィードバック式のクランプ回路10によりクランプされ、比較回路11の負側端子に供給される。比較回路11の正側端子には基準電圧源12から基準電圧 $V_b$ が供給されており、これを分離基準レベルとして同期信号cが分離される。同期信号cはクランプ回路5、利得制御信号検波回路14とともに、出力端子13から図示しない色信号処理回路や各種サーボ系に供給される。

利得制御信号検波回路14に供給された同期信号cから、加算パルス発生回路15において、後縁から一定時間 $\tau$ だけ遅れた加算パルス信号eが形成されて被検波信号発生回路16に供給される。被検波信号発生回路16には、さらに、クランプ回路5から輝度信号dが供給され、加算パルス信号eの期間、輝度信号dが該期間におけるレベル

と同期信号の先端部のレベル $V_d$ とのレベル差、すなわち、同期信号の振幅 $V_c$ の所定倍(NTC方式の場合には140/40倍)だけ増幅される。加算パルス信号eのタイミングは輝度信号dのバックボタ期間内に設定されており、したがつて、輝度信号dのバックボタ期間に同期信号の振幅 $V_c$ に応じた振幅のパルス信号19が付加された輝度信号fが得られる。なお、パルス信号19の振幅は、同期信号の振幅 $V_c$ が正規の振幅の場合、100%白レベルとなる。輝度信号fは平滑回路17に供給されて平滑され、利得制御信号として可変利得増幅回路2に供給される。

入力端子1からのカラー映像信号の振幅が大きく同期信号の振幅が大きいときには、輝度信号dに付加されるパルス信号19の振幅は大きくなり、利得制御信号検波回路14からの利得制御信号は可変利得増幅回路2の利得を小さくするように作用し、逆に、カラー映像信号の振幅が小さく同期信号の振幅が小さいときには、パルス信号19の振幅は小さくつて利得制御信号は可変利得増幅

回路2の利得を大きくするように作用する。したがって、同期信号の振幅が一定となるように自動利得制御がなされ、一定振幅の輝度信号が得られて出力端子7には規定の周波数偏移の周波数変調輝度信号が得られる。

ここで、低域フィルタ8は、同期分離回路9で不所望なパルスが発生させる輝度信号 $\alpha$ の高域成分を除去するために設けられている。すなわち、輝度信号は周波数変調する前にプリエンファシスがかかるが、このプリエンファシスの結果、輝度信号によつては、バッファ増幅回路4から輝度信号 $\alpha$ が、第3図(A)に示すように、プリシユートされた波形となる場合がある。そこで、この輝度信号 $\alpha$ を同期分離回路9に直接供給すると、第3図(B)に示すように、同期信号以外の分離基準レベル $V_b$ 以下の部分からも不所望なパルス20・20'が得られる。低域フィルタ8はかかる不所望なパルス20・20'の発生を防止するために設けられたものであつて、輝度信号 $\alpha$ (第3図(A))のプリシユートを緩和させる作用をなしている。

を伴う水平同期信号が供給されると得られる信号の周波数安定度が悪くなる。特に、分離基準レベル $V_b$ が同期信号の先端に近く設定されると、同期信号の振幅 $V_a$ や分離基準レベル $V_b$ の微小変動に対しても、分離された同期信号 $c$ の位相変動が大きくなり、増大PLL回路の出力信号の周波数安定度が悪化することになる。これを防止するためには、分離基準レベル $V_b$ をできる限り高く設定し、分離された同期信号の位相変動が充分小さく抑えることができるようにしなければならない。

一方、分離基準レベル $V_b$ を高くすると、同期信号の振幅 $V_a$ の変動により分離基準レベル $V_b$ が同期信号部分にひつかからないようになる場合もあり、したがって、同期信号が正確に分離することができないような場合も生ずる。かかる弊害を除くためには、分離基準レベル $V_b$ をできる限り同期信号の先端部に近いレベルに設定し、変動許容範囲を広くする必要がある。

以上のことから、実用上許容し得る分離基準レベル $V_b$ としては、一般に、同期信号先端から同期

次に、第1図の比較回路11における基準電圧 $V_{12}$ による分離基準レベル $V_b$ について説明する。

輝度信号 $\alpha$ を低域フィルタ8に供給した結果、輝度信号 $\alpha$ の同期信号の前縁は、第2図(D)に示すように、なめらかになる。そこで、分離された同期信号 $c$ は、第2図(E)に示すように、分離基準レベル $V_b$ に応じた時間 $t_1$ だけ映像信号 $\alpha$ 中の同期信号よりも遅れて得られることになる。この遅れ時間 $t_1$ は同期信号の振幅 $V_a$ (第2図(A))や分離基準レベル $V_b$ の変動に応じて変動し、同期分離回路9で分離された同期信号11の位相がふらついてしまう。

ところで、家庭用VTRにおいては、色信号処理回路で搬送色信号を低周波帯域の信号に周波数変換するために、水平同期周波数の整数倍、たとえば、40倍の周波数の信号が用いられている。かかる周波数の信号を得るために、水平同期信号を基準信号とするPLL(位相同期ループ)回路が設けられている。かかるPLL回路に位相変動

信号振幅の約30%のレベルに遊定されている。

ところで、電波受信状態が悪い場合などでは入力端子1に得られる映像信号はかなり劣化しており、第4図(A)に示すように、プリシユートがかなり多量に生じた信号となる。このとき上記従来技術では、第4図(B)に示すように、低域フィルタ8によつてもプリシユート部分を充分に低下させることができず、分離基準レベル $V_b$ に達するプリシユートも存在することになり、かかるプリシユートにより、第4図(C)に示すように、同期分離回路9からは同期信号とともに不所望なパルス21が生ずることになる。

そこで、かかる同期分離回路9からの信号が利得制御信号検波回路14に供給されると、輝度信号 $\alpha$ に不所望なパルス21によるパルス信号22も付加された輝度信号(第4図(D))が得られ、しかも、パルス信号22の振幅は白レベルよりも大幅に大きいから、利得制御信号検波回路14から得られる利得制御信号は、可変利得増幅回路2の利得を小さくするように作用する。しかるに、低

域フィルタ8を通過した輝度信号の振幅は小さくなり、プリシュート部分が一層分離基準レベル $V_b$ を越えて同期分離回路9からは同期信号以外の不所望なパルスが得られることになり、可変利得増幅回路2は最小利得の状態で誤ロックされてしまうことになる。しかるに、可変利得増幅回路2を通してテレビジョン受像機(図示せず)に供給されるカラー映像信号により、記録モニタする場合、あるいは、かかるカラー映像信号を記録再生してモニタする場合には、画像の輝度が充分に得られず暗い画像となる欠点があった。

本発明の目的は、上記従来技術の欠点を除き、自動利得制御回路の誤動作を防止することができるようにした映像信号処理回路を提供するにある。

この目的を達成するために、本発明は、同期分離回路が第1の分離基準レベルで同期信号を分離する第1の比較回路と第2の分離基準レベルで同期信号を分離する第2の比較回路とからなり、前記第1の分離基準レベルに対して前記第2の分離基準レベルを同期信号の先端レベルに近く設定す

始される。

比較回路11は、基準電圧源12により、第1図における比較回路11とはほぼ同一の分離基準レベル $V_b$ が設定されており、分離基準レベル $V_b$ により位相変動が少ない同期信号が得られる。比較回路11は、基準電圧源12により、比較回路11の分離基準レベル $V_b$ よりも同期信号の先端に近く、低い分離基準レベル $V_b$ が設定されており、分離基準レベル $V_b$ により同期信号が得られ、プリシュートによる不所望なパルスが生ずることはない。

比較回路11からの同期信号は、第1図で示した従来技術と同様に、クランプ回路5に供給されるとともに、出力端子13から図示しない色信号処理回路や各種サーボ系に供給される。

一方、比較回路11からの同期信号は利得制御信号検波回路14に供給され、前述のように、利得制御信号を発生させる。比較回路11は不所望なパルスを発生しないから、可変利得増幅回路2の利得は、入力端子1からのカラー映像信号の振幅に応じて同期信号の振幅が一定となるように

ることにより、前記第2の比較回路で分離された同期信号を自動利得制御回路を動作させるために用い、前記第1の比較回路で分離された同期信号を他の所望回路を動作させるために用いるようにした点を特徴とする。

以下、本発明の実施例を図面について説明する。

第5図は本発明による映像信号処理回路の一実施例を示すブロック図であつて、11は比較回路、12は基準電圧源であり、第1図に対応する部分には同一符号をつけて説明を一部省略する。

第6図(A)、(B)、(C)は第5図の各部の信号を示す波形図であつて、第5図に対応する信号には同一符号をつけている。

次に、この実施例の動作について説明する。

第5図、第6図において、第1図の従来技術と同様に、バッファ増幅回路4からの輝度信号 $a$ は低域フィルタ8でプリシュートが緩和され、輝度信号 $b$ となつて同期分離回路9に供給される。同期分離回路9において、輝度信号 $b$ はクランプ回路10でクランプされて比較回路11、11'に供

正しく動作し、上記従来技術のように、誤動作を生ずることはない。

第7図は第5図の集積化に適した同期分離回路の一具体例を示す回路図であつて、23は集積化範囲、24は外付け抵抗、25は外付けコンデンサ、26ないし36はトランジスタ、37ないし44は抵抗、45ないし49は定電流源、50は電源電圧線、51は外付け抵抗、52、53は出力端子であり、第5図に対応する部分には同一符号をつけている。

第7図において、同期分離回路9は集積化範囲23について集積回路化され、これに抵抗24、51とコンデンサ25が外付けされる。

フィールドバック式のクランプ回路7は、外付け抵抗24、外付けコンデンサ25、トランジスタ26~30、抵抗37~41、定電流源45~47により構成され、低域フィルタ8の出力である映像信号の同期信号先端、分離基準レベル $V_b$ 、 $V_b'$ (第6図(B))を規定のレベルに固定する。分離基準レベル $V_b$ は抵抗39、40の接続点に得られ、

また、分離基準レベル $V_b$ は抵抗40、41の接続点に得られる。

比較回路11は、トランジスタ31～33、抵抗42、定電流源48により構成され、クランプ回路10の抵抗39、40の接続点の電圧がトランジスタ31のベースに印加されて上記分離基準レベル $V_b$ が設定される。比較回路11で分離された同期信号は出力端子52に得られる。

比較回路11'は、トランジスタ34～36、抵抗43、44、定電流源49により構成され、クランプ回路10の抵抗40、41の接続点の電圧がトランジスタ34のベースに印加されて上記分離基準レベル $V_b'$ が設定される。比較回路11'で分離された同期信号は出力端子53に得られる。

以上のように、同期分離回路は集積回路化することができ、小型、軽量、低コストの映像信号処理回路が実現できる。なお、第7図において、分離基準レベルの方をフィールドバックさせても同様の効果が得られ、また、逆に、低域フィルタ8からの映像信号の方をフィールドバックさせても同

様の効果が得られることは明らかである。

以上説明したように、本発明によれば、同期信号の先端部に近く分離基準レベルを設定して同期信号を分離し、該同期信号により自動利得制御回路を動作させるものであるから、該自動利得制御回路には前記同期信号以外の不所望なパルスが供給されることがなく、前記自動利得制御回路の誤動作を防止することができ、また、同時に、他の所定の分離基準レベルを設定して位相変動の少ない同期信号を分離し、該同期信号により色信号処理回路などの所望回路を動作させるようにするのであるから、該所望回路を安定に動作させることができ、上記従来技術の欠点を除いて優れた機能の映像信号処理回路を提供することができる。

#### 4 図面の簡単な説明

第1図は従来の映像信号処理回路の一例を示すブロック図、第2図(A)ないし(F)は第1図の各部の信号を示す波形図、第3図(A)、(B)は第1図の一回路の作用を説明するための波形図、第4図(A)ないし(D)は第1図の自動利得制御回路の誤動作を説明

するための波形図、第5図は本発明による映像信号処理回路の一実施例を示すブロック図、第6図(A)、(B)、(C)は第5図の各部の信号を示すブロック図、第7図は第5図の同期分離回路の一具体例を示す回路図である。

1 ……入力端子、2 ……可変利得増幅回路、7 ……出力端子、8 ……低域フィルタ、9 ……同期分離回路、11、11' ……比較回路、12、12' ……基準電圧源、14 ……利得制御信号検波回路。

代理人 弁理士 武 岡 次 郎 (ほか1名)



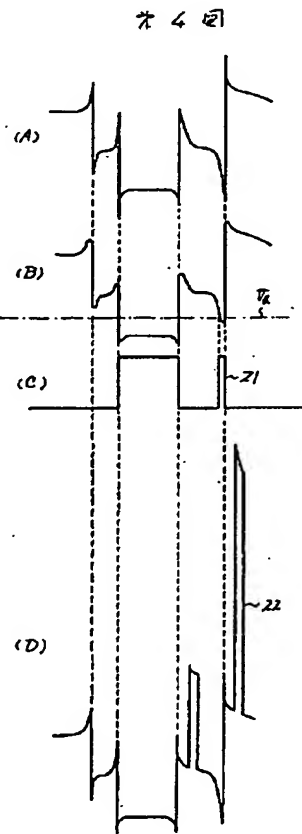
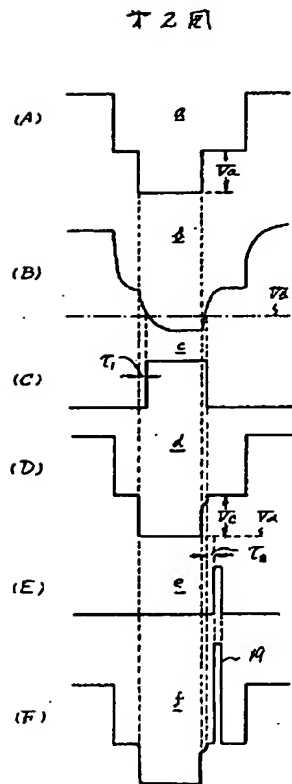
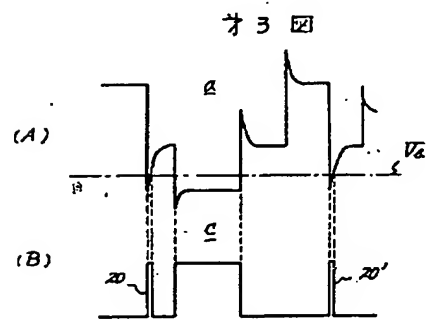
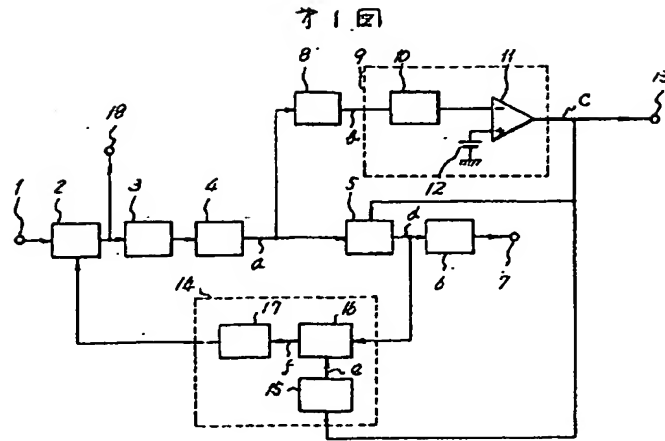


図5

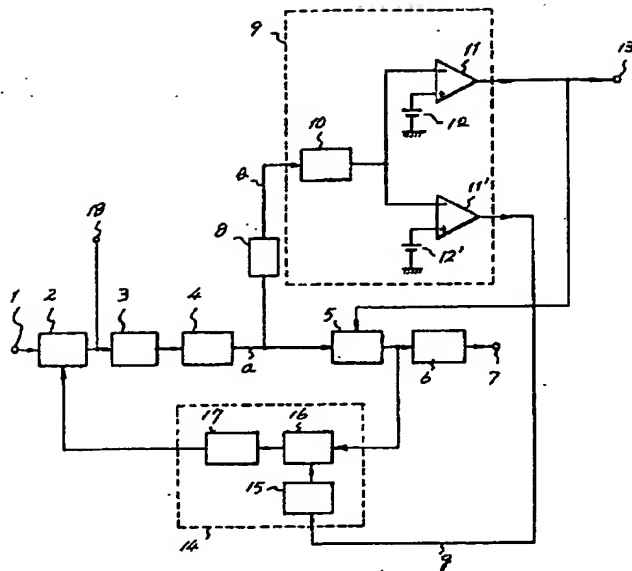


図6

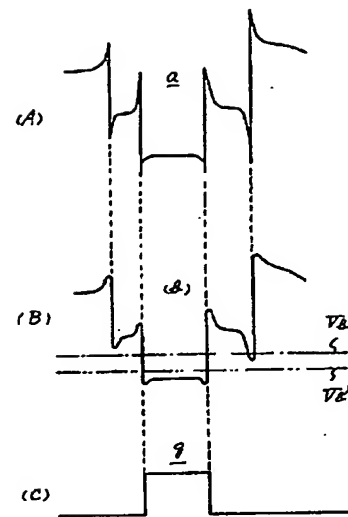


図7

